

产品名称	密级
所有	内部公开
产品版本	共32页
所有	

无源滤波元器件—电容的介绍和深入认识

（仅供内部使用）

分析：	白世松 邓勇威 王德永 卢海炤 林健明		日期：	2003-03-12
拟制：	邓勇威		日期：	2003-03-31
审核：	景焕强 利冠华 唐小军 吴刚开 向光恒 张坤（SI研究部）		日期：	yyyy-mm-dd
批准：	白世松		日期：	yyyy-mm-dd



华为技术有限公司

版权所有 侵权必究

无源滤波元器件—电容的介绍和深入认识

关键词：钽电容、铝电容、陶瓷电容、滤波、ESR、ESL、可靠性

摘要：无源滤波元器件中，电容是一个很重要的基本元器件，但应用中由于对电容的认识不深，存在一些不正确的使用而造成问题。本文主要针对我司常用的三类电容（铝电容、钽电容和陶瓷电容），从电容结构、制造工艺入手，结合滤波模型关注的参数性能进行深入的剖析，最后引出如何正确可靠应用电容。结构上采取每类电容一大章，每一章三小节分析：第一小节简单介绍电容的结构和生产加工工艺流程；第二小节为电容主要性能参数的变化特点，涉及到如何应用等方面；第三小节介绍电容使用中的物理可靠性问题需要关注的地方。同时附录还对三类电容在参数、特性及应用上做了深入的比较。

缩略语清单：

缩略语	英文全名	中文解释
SSN	Simultaneous Switching Noise	同步开关噪声
MLCC	Multiple Layer Ceramic Capacitor	叠层陶瓷片状电容
DF	Dissipation Factor	损耗因子
ESR	Equivalent Series Resistor	等效串联电阻

前言：对于器件自身产生的SSN噪声（同步开关噪声），主要是利用电容的对交流信号呈现低阻的特性来“滤除”的（噪声是不能被滤除掉的，只是被低阻导至地平面，使电源和地平面处于同一电位），即根据目标阻抗的概念，通过在电源两端并联各种规格的电容，从而实现在器件端往电源两端看，电源内阻在要求频段范围内低于目标阻抗^[32]；而要滤除电源自身（如开关电源噪声）或外界耦合过来的噪声，单纯的电容低阻滤波并不能很好的达到目的（因为单纯的并联电容只是一个简单的单极点滤波器）^[18]，这时就要考虑其他手段，如串上电感或磁珠等对噪声呈现阻挡特性的器件，如PI滤波、EMI滤波电路，或使用有源滤波电路（如运放或后级线性电压调整器电路）等。不管采用什么样的实现手段，电容作为一个基本元素，只有对它的阻抗频率特性有深入的了解认识，才是设计好电源滤波电路的第一步。

限于篇幅，本文介绍的电容主要基于目前公司已有编码、单板电源电路应用较多的器件：电解电容（插装液态铝箔电解电容/贴片固体钽电解电容）、陶瓷电容（MLCC）。对于其他电容如薄膜电容或其它结构的电容，如插装钽电解电容等，则不作介绍，在描述上，为了方便起见，除非特别指明，铝电容指我司的通用插装铝箔电解电容；钽电容指常规贴片固体钽电解电容；陶瓷电容指叠层陶瓷片状电容(MLCC)。

1 铝电解电容

除了少数的固体铝电解电容外，通常所说的铝电容是在高纯铝箔经过电化学扩面刻蚀和阳极氧化形成电介质绝缘层后制成的液体电解质电容器，其绝缘介质厚度为几百埃到几千埃（埃- 10^{-10} m），是目前大量应用电容中容量和工作电压做得最高的极性电容器。一般认为铝电容的可靠性不高，如低温性能不好、ESR较大、不适合于中高频场合、容易干涸造成使用寿命有限、难以片状化、插装引脚积累灰尘带静电并造成短路等等，但随着工艺水平的提高，在某些特定应用场合下，使用铝电解电容在性能上可以满足要求，而且成本和可靠性方面上还要优于其它电容，如在承受大的上电冲击电流的低阻抗电路中，铝电容比钽电容要可靠。

下面分3个小节介绍：第一小节简单介绍铝电容的结构和生产加工工艺流程；第二小节为铝电容主要性能参数的变化特点，涉及到如何应用等方面；第三小节介绍铝电容使用中的物理可靠性问题需要关注的地方。这里的铝电容指的是通用插装铝箔液态电解电容，关于滤波性能更为优越的贴片固体铝电解电容应用建议，请参考《贴片铝电容替代钽电容可行性分析报告》。

1.1 铝电解电容的结构和主要加工环节

通常所指的铝电容都是指由一个铝箔卷绕结构的芯子，浸渍了液态电解质（注意区分电介质和电解质），引出两个端极并封装在密封金属外壳里。从外观上看，芯子与纸介电容器的芯子类似，

但其结构不同，它由一个阳极箔，浸透电解质的分隔纸和阴极箔层叠卷成，箔通常是高纯度的铝箔，为了增加与电解质接触的表面积，在光滑的铝箔表面上用腐蚀方法刻蚀了许多微小的条状沟道。表面看来容量似乎是由两个箔极之间决定的，实际上容量是由阳极箔与电解质之间来决定的，正极平面层是阳极箔；电介质是阳极箔表面上绝缘的铝氧化膜；真正的负极平面应是导电的液态电解质，而阴极箔仅仅是起到连接电解质和端头引线的作用。图1-1为一个铝电容的典型结构图：

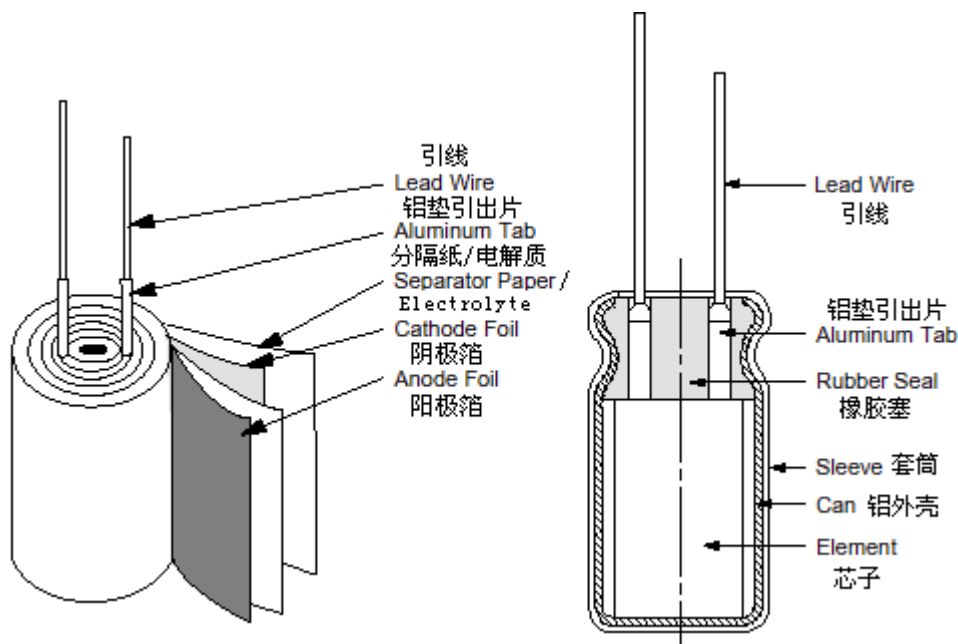


图1-1：铝电容的典型结构图

下面简单介绍一下铝电容生产的主要加工环节：

a) 刻蚀

阳极和阴极箔通常为高纯度的薄铝箔（0.02~0.1mm厚），为了增加容量，需要增大箔的有效表面积，利用腐蚀的办法对与电解质接触的铝箔表面进行刻蚀（成千上万微小条状）。对于低压电容，表面面积可以通过刻蚀增大100倍，对高压则一般为20~25倍，即高压电容比低压电容的腐蚀系数要小，这是由于高压的氧化膜较厚，部分掩盖了腐蚀后的微观起伏，降低了有效表面积的缘故。

b) 形成

阳极箔表面附着电容的电介质，这个电介质是一层薄薄的铝氧化物（ Al_2O_3 ），它是通过电化学方法在阳极箔表面通过“形成Forming”的工艺过程生成。氧化铝的厚度与形成电压有关（1.4~1.5nm/V），通常形成电压与工作电压有一个比例系数，铝电容的比例系数较小，为1.2~2（固体钽电容为3~5），因此，如果有一个450V额定电压的铝电容，若比例系数为1.4，则形成电压为 $450 \times 1.4 = 600V$ ，这样其氧化膜的厚度大概为 $1.5nm \times 600 = 900nm$ ，这个厚度不到人头发直径的百分之一。形成工艺减小了箔的有效表面积。因为微带状沟道会被氧化物覆盖，沟道刻蚀类型可以通过选择箔和刻蚀过程来调整。这样，低压阳极有精细的沟道类型和薄的氧化物，而高压阳极有粗糙的沟道类型和厚的氧化膜，阴极箔不用进行形成，所以它还保持大的表面面积和深度刻蚀样貌。

c) 切片

铝箔以一卷成40~50cm宽的条状，在经过刻蚀和形成工艺后，再根据最终电容高度规格要求切成所需的宽度。

d) 芯包卷绕

铝箔切片后，在卷绕机上按一层隔离纸、阳极箔、另一层隔离纸、阴极箔合成并卷绕成柱状芯子结构，并在外面在卷上一个带状的压敏条来防止芯子散开。分隔纸作为阳极箔和阴极箔之间的衬垫层，既可以用以防止两电极箔接触而短路，同时作为吸附和蓄存液态工作电解质的载体。

在芯包卷绕前或卷绕过程中，铝垫引出片铆接到两个电极箔上，以方便后面引出到电容的端极。最好的铆接方法是采用微处理器控制定位的冷压焊接，以保证这过程中芯子的寄生电感小于2nH，较古老的铆接方法是通过穿透铝箔，折叠起来的方式，冷压焊接降低了短路失效的可能性，而且在高纹波电流应用下有较好的特性，而旧的铆接方式在充放电应用场合下常会使个别连接点断裂失效。

e) 连接引出端

铝垫引出片的扩展就是电容的引出端极。对于轴向引线结构的电容，阴极垫在密封前与金属外壳焊接在一起。

f) 注入液态电解质

在芯子里注满了工作电解液让分隔纸充分吸收并渗透至毛细的刻蚀管道中。注入过程是将芯子浸渍在电解液中并进行加热（或不加热）的真空—强压循环处理，对于小容量电容，仅仅只是浸渍吸收就可以。电解液由不同化学成分混合而成，根据不同的电压和应用环境温度范围，其组成成分也不同。水在电解液成分中占据一个主要角色，它增加了电解液可导性从而减小了电容的ESR，但同时降低了沸点影响了在高温下的性能，降低了贮藏时间。当漏电流流过，水分子分解成氢气和氧气，氧气在漏电流处与阳极箔金属生成新的氧化膜（自愈），氢气则通过电容的橡胶塞逸出。因此为了维持氧化膜的自愈特性，是需要有一定比例成分的水。

g) 密封

电容芯子密封在金属外壳罐里，大多数金属外壳为铝。为了释放产生的氢气，并不是绝对的密封，当内外压力差值超过某一值时，氢气可单向透过橡胶逸出，消除爆破的危险。总的来说，封得太密，会导致过强的压力，太松，则会使电解液挥发干涸失效。

h) 老化

老化是电容生产的最后一步，在这个过程中，会施加一个大于额定电压但小于形成电压的直流电压，一般会在电容的额定温度下进行（也可能在其它温度甚至室温下），这个过程可以修复氧化膜的缺陷，老化是筛选早期失效的电容的一个很好手段，低的初始漏电流是有效老化的一个标志。

1.2 影响滤波效果的模型参数特点认识

由于寄生参数和电容材料结构自身因素，实际电容器的等效电路可以用下面图1-2的RLC串联图来表示：

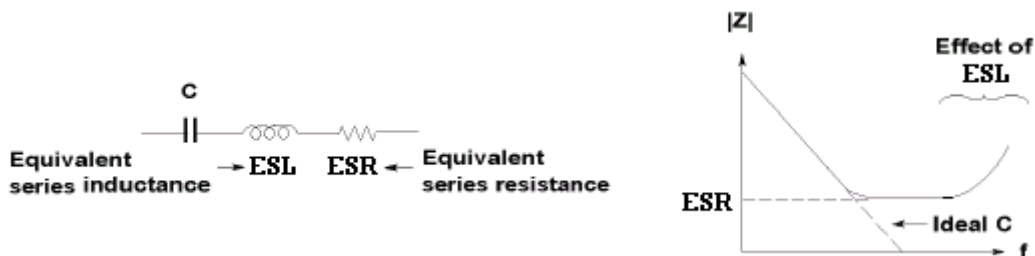


图1-2：电容等效电路图及铝电解电容典型阻抗幅度特性

对于铝电容的阻抗频率幅度曲线，在低频由 $\frac{1}{\omega C}$ 确定，由于电解电容容量可以做得比较大，因此铝电容广泛应用于低频滤波场合；在数十千赫到数百千赫下，则由ESR确定，由于铝电解电容的ESR较大，其阻抗频率幅度特性曲线一般为U形，而不像瓷片电容由于ESR小，在谐振频率点处会有一个明显的下尖而呈现的V形；而在兆赫下，由 $\omega \cdot L$ 确定，普通的铝电容其ESL是较大的，这大大限制了在高频下的应用。因此ESR值较高和ESL较大限制了铝电解电容在高频场合下的应用。

下面针对铝电容等效电路里的各项参数（C、ESR和ESL）来分析频率阻抗特性，从而了解其在电源滤波电路中的应用。（关于铝电容的[阻抗频率特性测试](#)，请参考附件[31]）

1.2.1 电容量

容量是选择应用电容首要考虑的第一个因素。目前，铝电解电容的电容量范围业界可做到0.1 μ F~3F（公司编码的范围为：0.47 μ F~6.8mF），工作电压从5V~500V。电容每一量级一般分6个数值：1.0、1.5、2.2、3.3、4.7、6.8。

应用于滤波场合时，从阻抗角度看（ $Z = \frac{1}{\omega C}$ ），电容容量越大，阻抗越小，因此容量越大滤波效果越好；但由于电容的非理想性，其自身构造带来的寄生参数限制（见上图），使得应用频率一般不应超过自身谐振频率点；谐振频率点 $f = \frac{1}{2\pi\sqrt{LC}}$ ，不仅与ESL有关，还与电容C有关，从铝电容的ESL和C的分布范围，可以推算谐振频率从11kHz（ $L_{max}=30$ nH； $C_{max}=6.8$ mF）到2.5MHz（ $L_{min}=10$ nH； $C_{min}=0.47$ μ F），实际上从上面的阻抗幅度频率特性图看到，由于铝电容的ESR比较大，呈现“U”型特性，这样并不能很好的定位那一点是谐振频率，实际应用时，这一平坦的区域同样有助于滤波（当然前提是小于目标阻抗），因此完全按照谐振频率点来进行限制是不妥当的；谐振点可作为一个参考，实际应用的截止频率肯定要比该点高（一般不超过几百kHz，由ESR/ESL和目标阻抗共同决定）。滤波应用时，小容量铝电容（<10 μ F电容）不具有优势，寄生参数大，而且容量小，在高温时寿命短，主要还是大容量的电解电容应用于低频的滤波场合。

电容量随着温度变化而变化：通常，从25℃到高温极限，容量增加不超过10%；对于-40℃极限的电容，在-40℃时，低压电容的容量会下降20%，高压电容则下降有40%之多；在-20℃到-40℃温度区间时，容量下降最快；对于-55℃极限的电容，在-40℃时，下降通常不超过10%；在-55℃时，不超过20%。

由于ESR、ESL寄生参数影响，铝电容的电容量随着频率的升高而减小。

1.2.2 ESR值

通用铝电解电容，其ESR值一般在几十毫欧~2.5 欧(100kHz/25℃)。从业界资料上了解到通用铝电解电容的ESR范围在10mΩ~10 Ω。对于Low ESR铝电解电容，其ESR值在手册中有给出，一般几十mΩ（100kHz/20℃）。

下面分析一下铝电容内部结构参数及与ESR的关系，ESR值由三个部分所组成，即：

- 1) 氧化膜介质损耗所代表的等效串联电阻 ($r_{介}$)
- 2) 电解质所代表的等效串联电阻 ($r_{解}$)
- 3) 板极欧姆电阻、导电层的欧姆电阻，以及其间的接触电阻 ($r_{金}$)

$ESR = r_{介} + r_{解} + r_{金} = \frac{tg\delta}{\omega C}$ ，这里的 $tg\delta$ ，即电容器的损耗角正切值或损耗因子(Dissipation Factor)DF，定义为 $DF = tg\delta = \omega \cdot C \cdot ESR$ 。电解电容用于脉动电路时，衡量其交流特性的参数指标用电容量及 $tg\delta$ ，有时则用阻抗和ESR，一般来说，厂家喜欢用 $tg\delta$ 指标，因为其便于考核产品的质量；而对于应用来说，ESR则更为容易理解。如果工艺上不出差错而且工作频率较低时， $r_{金}$ 是可以忽略掉的（当工作频率较高时，出现趋肤效应，这时 $r_{金}$ 影响就较大）；另外，氧化膜介质的 $tg\delta_{介}$ 值在电解电容器的工作频率范围内，可近似地认为是一个常值，与频率无关，所以最后可以简化为 $tg\delta = tg\delta_{介} + \omega \cdot C \cdot r_{解}$ 。

$r_{解}$ 又叫做浸渍纸电阻，指以易浸润的分隔纸（衬垫纸）或其它多孔性纤维材料浸透了工作电解液后的电阻，有时也称为衬垫物电阻， $r_{解} = \varphi \cdot \rho \cdot \frac{d}{2A}$ ， φ —衬垫材料的渗透系数，与其多孔性结构有关； ρ —电解液的电阻率（ $\Omega \cdot cm$ ）； d —衬垫材料的厚度（cm）； A —阳极箔的外观几何尺寸表面积（非衬垫材料的 cm^2 ）； A 乘以2是因为箔的两面均起作用。减小 ρ 可以减小 $r_{解}$ ，但不能过分追求减小 ρ ，因为 ρ 太小会带来可靠性问题；而且 ρ 随温度增加而减小，在高温下如85℃时，这时差别也不大。

a) 电容容值和额定电压值：

一般ESR与容值和额定电压成反比，如相同额定电压，容量越大，ESR越小；相同容量，额定电压越高，ESR越小。这主要是通过 $r_{解}$ 与 A 的成反比关系来确定的，当容量增大、额定电压增高时，相应的铝箔尺寸面积也要增大，所以 $r_{解}$ 减小，由此可以理解相同系列，相同耐压，同一尺寸，同一

量级范围内的电容其ESR差别是不大的（因为A变化不大）。

b) 尺寸大小：

在同一尺寸面积下，ESR与铝箔尺寸呈线性关系(Ω/inch)，铝箔越长（即直径越大），ESR越大；铝箔越宽（即电容越高），ESR越小。这主要是通过对 r_f 的影响导致的。一般径向的铝电解电容给出的规格尺寸是以 $\Phi D \times H$ 的方式表示，其中D表示铝箔卷起后的直径，也就表示了其长度；H为电容的高度，即铝箔的宽度。对于轴向电解电容，也是以 $\Phi D \times H$ 的方式表示，但要根据其内部引出线的方式来决定。

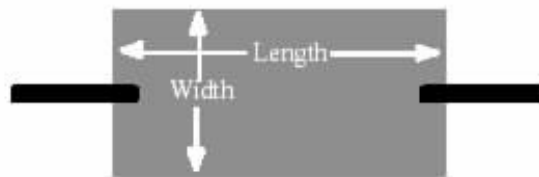


图1-3：铝电容的铝箔尺寸

c) 频率和温度：

ESR值在低频段时随着 f 的增大而减小，并最终趋于一个较稳定的值；ESR值随着温度的变化而变化，一般从25℃到高温极限，ESR会下降大约35%~50%；而从25℃到低温极限，ESR会增大10到100倍。从图1-4可以形象的看到ESR随频率和温度变化而变化的趋势和比例。

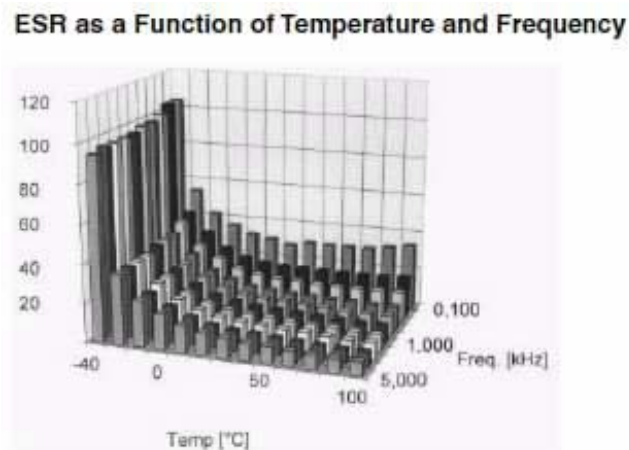


图1-4：铝电容的ESR随温度和频率变化

使用液体电解质（或凝胶电解质） $r_{\text{解}}$ 与温度的关系是显而易见的（电解液的电阻率 ρ 随温度变化）；而由前面 $\text{tg}\delta = \text{tg}\delta_{\text{介}} + \omega \cdot C \cdot r_{\text{解}}$ 及 $\text{tg}\delta = \omega \cdot C \cdot \text{ESR}$ ，也可以知道 $\text{ESR} = \text{tg}\delta_{\text{介}} / \omega C + r_{\text{解}}$ ，而 $\text{tg}\delta_{\text{介}}$ 值在转折频率点以下可近似地认为是一个常值，所以在低频段时，频率增大ESR减小，到转折频率点后，ESR就趋向于一个稳定的值；该转折频率点与容量成反比，一般在10kHz以下。由于大容量铝电解电容的转折频率点低，所以其ESR随频率变化的特性不明显，特性曲线较为平坦。ESR由于联系到电容的结构和工艺，实际上就是考查了形成铝箔的质量、电解液配方的合适度、刺

铆引出条的位置和铆接质量，以及减少电容器芯子的自感的措施是否适当等生产措施。随之也就相应引出了合适的脉动电路用的纹波电流和工作频率上限范围。厂家主要通过 $\tan \delta$ 来考察其ESR指标。ESR的应用影响主要是纹波电流流过产生的损耗发热及压降影响（纹波电压），见下面可靠应用关注点分析。

1.2.3 ESL值

铝电解电容的寄生串联电感值ESL，其值较为稳定，并不随频率和温度变化，对于通用铝电解电容，ESL不会超过100nH，如SMT封装，其值在2nH~8nH范围内；径向插装：10nH~30nH；螺旋式（screw-terminal）：20nH~50nH；而轴向插装的结构，其值则可以达到200nH。

一般，铝电解电容的ESL有三个部分组成：

1) 芯子的电感，主要指极箔的电感，包括接触用引出箔的电感和多个芯子间的内部连接线的电感；

2) 引出线的电感，可以用 $L = 2 \cdot l \cdot \left(\ln \frac{4l}{D} - 1 \right)$ 或按照20nH/inch（1 inch=2.54cm）来粗略估算电容引线的电感；

3) 金属外壳的电感，如外壳与芯子的引出端不连接，则外壳对电容器的电感根本无影响；但如利用金属外壳作为其引出端之一并接地时，将会使电感量加大，我司使用的轴向电解电容220uF/100V(08010338)，其外壳与负引出端相连接到地上去，其电感量相对就较大。

此外，由于电容连接到PCB板上，必要时也需要考虑电容在板上布局的好坏带来的走线电感（相对与其自身电感要小得多）。通常，若插装电解电容两个引线不是直接连接到电源平面上，而是通过走线过去的话，我们需要考虑这走线的电感，一般按10nH/inch来计算。PCB走线（两层板）的电感可以用 $L_p = \mu_o \cdot l \cdot \frac{d}{w}$ ， $\mu_o = 4\pi$ nH/cm来计算。

当铝电解电容应用于脉冲高频电路时，这时就要考虑ESL的影响：

a) 作为使用频率上限范围限制的参考：

一般认为，当频率高于电容的自身谐振频率点时（ $f = \frac{1}{2\pi\sqrt{LC}}$ ），寄生电感ESL的感抗大于容抗，电容已不能看作是一个电容使用，因此ESL和电容容值决定了其使用的频率上限，由于铝电解电容的容值和ESL均较大，自身谐振频率点都较低，因此限制了其在高频场合的使用。从阻抗角度看，该上限由所需目标阻抗和ESR/ESL来共同决定，一般为几百kHz。（ESR较大，并不等效于拓宽了使用范围，主要还是由目标阻抗决定。如果ESR小，但是目标阻抗不需要提供太小阻抗，使用频率范围同样较大，不过在不同频率效果有所差别而已，但仍然符合要求）。

b) ESL值大，ESR也较大：

为了获得较大的电容量，相应地必须增加阳极箔的使用面积。按一般的卷绕式结构，金属箔的

电感将随阳极箔的面积增大而增大（如箔的宽度不变， A 增大， l 必大， L 也增大，金属箔电阻也增大）。在所有结构中，卷绕式结构电感量最大，ESR最大；而叠箔式特殊结构，不仅 L 最小，ESR也最小。

1.3 可靠应用关注点

铝电解电容的可靠应用主要是关注温度，因为铝电容的电解质为液态，芯子发热将导致电解液挥发，长期下去最终干涸失效。

铝电容内部芯子的温升主要是由于ESR、 R_p 电阻的损耗发热导致（有些资料将 R_p 变换看成是ESR的一部分），相对来说， R_p 的损耗远小于ESR的损耗，因此可忽略 R_p 而主要考虑ESR的影响。当电容应用在脉冲交流电路中时，如工频的整流平滑滤波、开关电源输入输出滤波等，纹波电流流经ESR产生的损耗发热将严重影响了器件的使用寿命，因为器件内部温度的上升，工作电解液蒸发量增加，使电容容量减小， $\tan\delta$ 增大，长期下去导致电容干涸失效。因此器件手册给出的纹波电流值实际是由ESR决定的，ESR大，必然允许纹波电流要小。

一般，电解液损失40%时，容量下降20%；损失90%，容量下降40%，此时，芯子已基本干涸，不能再使用了。从实际应用情况看，挥发干涸只是对在高温场合下运行的小体积（小容量， $<10\mu\text{F}$ ）铝电容（电解液少）有影响（在大于75℃的高温场合，应尽量少用小尺寸的铝电解电容），而对于一般的大容量铝电解电容，在大多数应用场合下，在10~20年的时间内都不会发生干涸失效（大多数应用场合指：纹波电流不超过额定值时，芯子温度不高过环境温度5℃；环境温度在45℃~55℃，此外仍需注意高温及纹波电流过大或ESR过大造成内部芯子温升的情况）。

由于铝电容ESR和ESL都较大，在运用不当时，将会对电路功能可靠性造成影响，纹波电流流过ESR和ESL而产生大的纹波电压。此外，由于铝电容尺寸较大，在安装、运输过程中，需要注意不要碰、挤压、扎伤电容。

1.4 总结

- 铝电容的阻抗频率幅度曲线，在低频由 $\frac{1}{\omega C}$ 确定，由于电解电容容量可以做得比较大，因此铝电容广泛应用于低频滤波场合；在数十千赫到数百千赫下，则由ESR确定，由于铝电解电容的ESR较大，其阻抗频率幅度特性曲线一般为U形，而不像瓷片电容由于ESR小，在谐振频率点处会有一个明显的下尖而呈现的V形；而在兆赫下，由 $\omega \cdot L$ 确定，普通的铝电容其ESL是较大的，这大大限制了在高频下的应用。因此ESR值较高和ESL较大限制了铝电解电容在高频场合下的应用。

- 铝电解电容作为滤波使用时，其容量不宜选取较小，一方面容量过小，其高温下寿命较短；另外，电解电容的大容量特性没有发挥出来；从与其他电容特性比较，注意温度、频率对电容容量的影响，以及所使用场合的工作电压、安装工艺要求等来选择，但作为滤波使用的话，其容量要求不严格，尽量要求大，这样可以减小ESR。由于ESL较大的限制以及容量上的考虑，铝电容的使用频率上限不可能很高，一般认为在200kHz以上就不宜使用了。目前大多数电源模块开关频率都在几百kHz以上，因此，铝电容不适宜用于高频开关电源的输出滤波使用。
- 铝电容的可靠应用主要关注温度，但从实际应用情况看，挥发干涸只是对在高温场合下运行的小体积（小容量）铝电容（电解液少）有影响（在大于75℃的高温场合，应尽量少用小尺寸的铝电解电容），而对于一般的大容量铝电解电容，在大多数应用场合下（除了ESR。纹波电流过大造成温升过高，或环境温度过高），在10~20年的时间内都不会发生干涸失效。

2 钽电解电容

钽电解电容是一种性能相当优越的电容，同样作为电解电容，可以实现较大容量的同时体积较小，易于加工为小型和片状元件，适应目前电子装联技术向自动化小型化的发展，因此得到广泛应用。但钽电容由于构造问题，比较容易在上电大电流冲击下失效；另外，对于边缘规格的钽电容，其可靠性从实际应用统计来看，是相对较差的，这些问题都需要在使用中加以注意。下面同样分3个小节介绍：第一小节简单介绍钽电解电容的结构和生产加工工艺流程；第二小节为钽电解电容主要性能参数的变化特点，涉及到如何应用等方面；第三小节为介绍钽电解电容使用中的可靠性需要关注的地方。由于实际应用的绝大多数均为钽粉烧结型的固体钽电容，这里则主要是介绍烧结型里面的贴片钽电容。

2.1 钽电解电容的结构和主要加工环节

固体钽电容是通过将钽粉压制成型后，经高温真空烧结成一多孔的坚实芯块（圆柱形状），芯块经过阳极化处理在表面生成氧化膜，再被覆固体电解质，然后覆上一层石墨及铅锡涂层，最后用树脂包封成为固体钽电容。以下图2-1是一贴片固体钽电容的内部结构示意图：

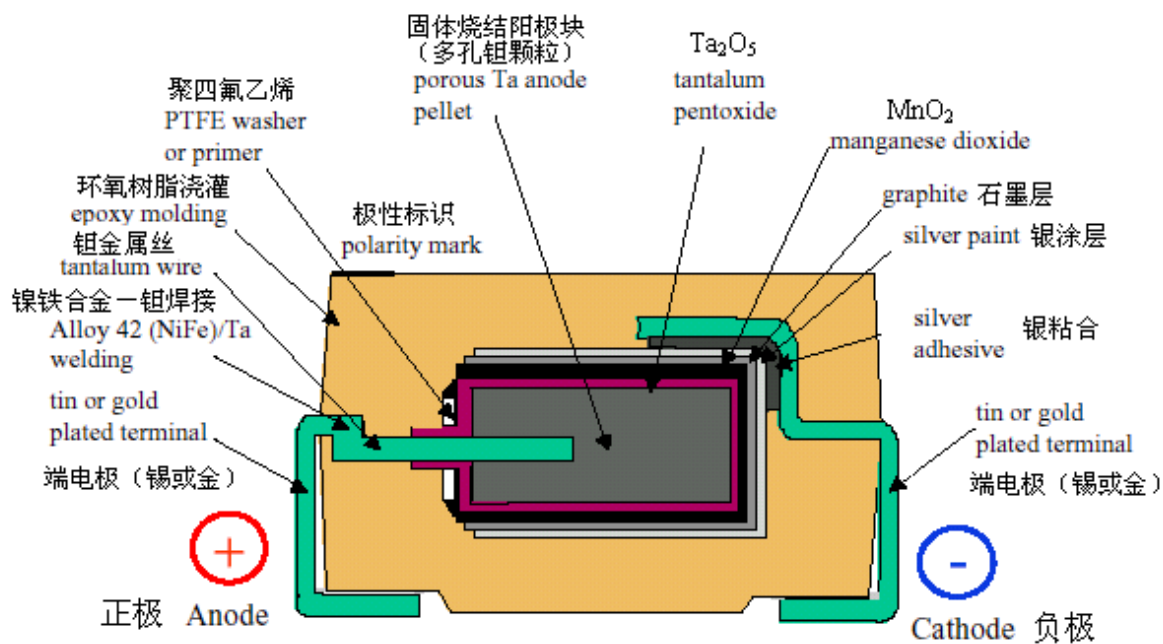


图2-1 钽电容内部结构示意图

下面简单介绍一下贴片固体钽电容的加工工艺流程，一般有以下几个步骤：阳极基体设计—>成型烧结—>氧化膜形成—>被覆 MnO_2 。

a) 阳极基体的设计—钽粉的选取：

目前，贴片固体钽电容的阳极基体一般采用钽粉烧结而成，因此钽粉的质量如何，将会直接影响钽电容的性能。一般需要关注钽粉的粒形、大小、配比、比表面积、比容、松装密度及纯度。采用高纯度的钽粉可用于制造工作电压高（如采用C系、D系或SHR型A系高纯钽粉）的钽电容或者可靠性高的钽电容，因为钽电容氧化膜质量的好坏，主要取决于钽粉杂质的多少，当钽中含有杂质时，它们都会成为阳极氧化膜中的斑点，影响漏电流的大小、闪火电压下降，电流集中流过杂质存在的部位时，伴有发热，致使杂质周围的 Ta_2O_5 膜晶化，致使钽电容寿命下降。采用高比容的钽粉，则减少了钽粉的用量，减小了体积，降低成本。钽粉颗粒越大，额定电压越高；钽粉颗粒越小，钽粉烧结后的海绵状表面积越大，电容容量越大。（钽粉颗粒的典型尺寸 $10\mu\text{m}$ ，为增大表面积选有珊瑚虫形状）；钽粉量的多少与形成电压和额定电压的比值有关（该比值一般为 $3.5\sim 5$ ）。钽粉的选择需要在电容量、额定电压及ESR之间均衡考虑。

阳极基体的尺寸一般为圆柱形，受外壳尺寸限制，直径一般是确定的，而基体长度与直径之比接近于2，最多不超过2.5。

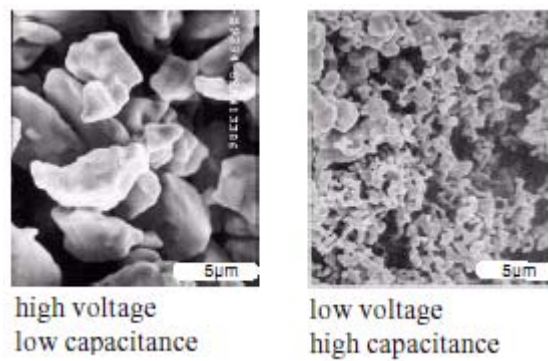


图2-2：不同情况下钽粉的形态

b) 成型烧结：

在钽粉挤压成型前加入适量的粘合剂（成型剂），使颗粒间及颗粒和成型模具的摩擦都大为减少，可以得到密度均匀而致密的压块，另外，在真空烧结后，粘合剂还可以提高块体的气孔率，对提高容量和降低损耗有明显作用。但近年来，随着小尺寸的要求及成型能力增强，已趋向于不加粘合剂。成型操作是在真空高温150℃几分钟内完成。若有粘合剂，则必须进行预烧，以挥发其中的粘合剂。在预烧或成型后（没有粘合剂），应立即进行真空烧结，否则钽粉表面活性下降易开裂，一般烧结温度为1500—2000℃，真空度不低于 1.3×10^{-2} Pa。烧结使各孤立的钽粉颗粒烧结在一起形成海绵状结构，提高机械强度及密度，同时多孔的海绵状结构提供大的内部表面积。因此，烧结时间过长或温度过高将导致电容容值变低。此后添加聚四氟乙烯垫圈隔离钽金属丝，以免在后序加工流程中与 MnO_2 短路。真空环境有助于钽粉的提纯，使杂质挥发掉。

c) 氧化膜形成：

与铝电容类似，钽电容的氧化膜也是通过电化学方法生成，即在形成电解液中，施加适当的正极电压及电流，使钽表面生成 Ta_2O_5 介质。介质厚度由施加电压控制；介质厚度与耐压性能有关。厚度与额定电压的对应关系为每20埃能够承受1V的电压。

要获得优质的氧化膜层，形成电解液（弱酸溶液）的选择很重要，因为它的闪火电压大小决定了钽电容额定电压的高低；它抑制晶化能力的强弱也是影响钽电容可靠与否的一个重要因素。相对铝电容的形成工艺，钽氧化膜形成工艺控制要更为严格，因为，钽氧化膜在形成过程中会发生晶化，形成电压、形成温度和升压电流密度这三个基本参数，对晶化都有直接和间接的影响。形成电压必须低于形成液的闪火电压，同时提高形成电压与额定电压的倍数有利于减小产品的漏电流及其分散性，这样一般固体钽电容的形成电压与额定电压比值为3~5，而电容额定电压越高，倍数愈小（受限于形成液的闪火电压），这也一方面说明高压钽电容的漏电流和分散性是比较大的。形成温度高，得到的氧化膜较好，但高温形成时易诱发晶化、降低形成液的闪火电压，使形成液水分蒸发量较快。低压形成时，可以不考虑闪火和晶化问题，一般为 $85 \pm 5^\circ\text{C}$ 或更高；形成电压高于150V时，要先在室温下进行形成，待电压升至形成电压后，再在适当高温下恒压形成。氧化膜的生长速度，取决于阳极化时的电流密度，密度高，速度快，但同时会使阳极反应产生的热量增加，促使晶化发生。

d) 阴极成型:

阴极成型, 在 Ta_2O_5 表面上被覆 MnO_2 层作为电解质, 需要进行 $\text{Mn}(\text{NO}_3)_2$ 的热分解。将形成后在多孔体表面生成 Ta_2O_5 的阳极基体浸入 $\text{Mn}(\text{NO}_3)_2$ 溶液中, 浸透取出烘干, 在水汽(湿式)或空气(干式)的高温气氛中分解制取电子电导型 MnO_2 , 以作为电容器的固体电解质层。湿式分解比干式分解优越很多, 分解温度比干式的 270°C 要低, 为 $210^\circ\text{C} \sim 250^\circ\text{C}$ 。同时生成的 MnO_2 电阻率比干式得到的要低一个数量级, 只有 $0.42 \Omega \text{ cm}$, 干式为 $7.5 \Omega \text{ cm}$ 。还有湿式分解得到的 MnO_2 在致密度、多孔性等多方面都比干式要优越, 基本上目前的厂家工艺均用湿式热分解法。

但是 $\text{Mn}(\text{NO}_3)_2$ 的热分解对阳极块的电性能影响很大。因为钽块和表面的 Ta_2O_5 的膨胀系数不同, 受热产生拉伸应力导致原有的细微裂纹增大, 造成漏电流大大增加。同时热分解还容易导致损耗角增大、 MnO_2 进入氧化膜细微裂纹导致形成电压无法升高等。因此, 为了修补热分解对氧化膜的破坏, 需要进行中间再形成。

为弥补 MnO_2 导电性能差的缺点, 即 MnO_2 与金属焊接不良, 在阳极基体表面的 MnO_2 层上还要涂上一层导电石墨层和银或铅锡合金之类的金属材料, 然后接上外部电极, 进行封装、老练。

2.2 影响滤波效果的模型参数特点认识

与铝电解电容类似, 钽电容的阻抗频率特性也呈现U形特性, 但其ESR相对要小, 且作为表贴封装的固有优点ESL比较小。同样, 按照C、ESR和ESL三项参数来分析:

2.2.1 电容量:

钽电容是目前大量供应电容中比容最大的品种, 相同容量的体积可以做得比较小; 但限于固体烧结型工艺结构和材料, 其CV值(电容与电压乘积)做不大, 容量和电压有一定范围, 一般从 $0.1\mu\text{F} \sim 1000\mu\text{F}$ (公司编码范围为 $1\mu\text{F} \sim 220\mu\text{F}$); 工作电压从 $2\text{V} \sim 50\text{V}$ (公司为 $6.3\text{V} \sim 50\text{V}$); 典型的最大CV组合为 $22\mu\text{F}/50\text{V}$ (插件)或($33 \mu\text{F}/35\text{V}$) $22\mu\text{F}/35\text{V}$ (表贴), 而且从实际应用统计情况来看, 处于这些边缘规格参数的电容, 其相对可靠性要差很多。这些因素都限制了钽电容在高压大容量上的应用。

此外, 容量的值随着频率的增大而减小, 另外由于为固体 MnO_2 电解质, 所以其容量温度特性较稳定, 甚至低温至 -200°C 时, 其容量才减小不过10%。在滤波应用时, 温度对钽电容的性能影响可以忽略。

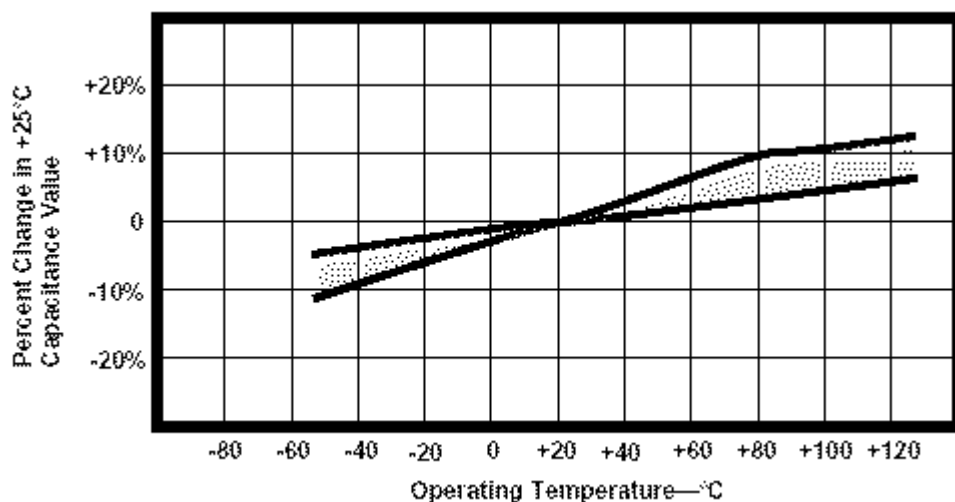


图2-3：钽电容容量 vs 温度

2.2.2 ESR值

从上一小节的工艺结构和加工环节介绍，可以看到，钽电容的ESR组成与铝电容类似，同样可分为： $ESR = r_{\text{介}} + r_{\text{解}} + r_{\text{金}} = \frac{\text{tg} \delta}{\omega C}$ ，对于漏电流电阻 r_L ，它在频率极低的情况才有一定的影响。

用损耗因数DF来表示，即 $DF = \text{tg} \delta = \omega \cdot C \cdot ESR = \text{tg} \delta_{\text{介}} + \omega \cdot C \cdot r_{\text{解}}$ （ $\text{tg} \delta_{\text{介}}$ 是一个几乎于频率无关的量），从损耗因数角度来看，如下面图2-4：

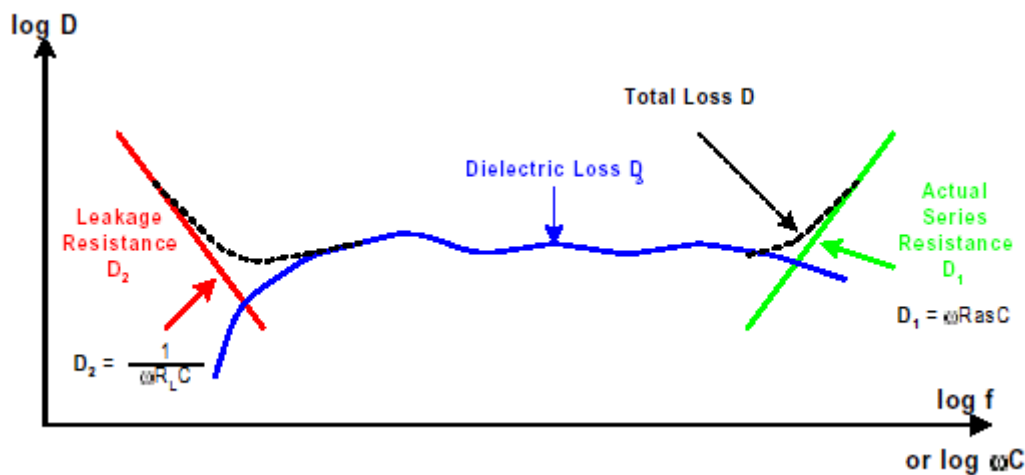


图2-4：损耗因数vs频率

在极低频为漏电流代表的损耗，可通过阻抗转换公式换成串联的表示形式，其影响一般不考虑。在低频的区域，可以看到，氧化膜介质损耗 D_3 基本不变，反映到 $r_{\text{介}}$ 上，即随着频率的增大， $r_{\text{介}}$ 减小，直到到达较高的频率，其影响已基本可忽略，而主要是 $r_{\text{解}}$ 与 $r_{\text{金}}$ 的影响。在低频的区域，主要是 $r_{\text{介}}$ ，其随着频率的关系，如下面图2-5所示：

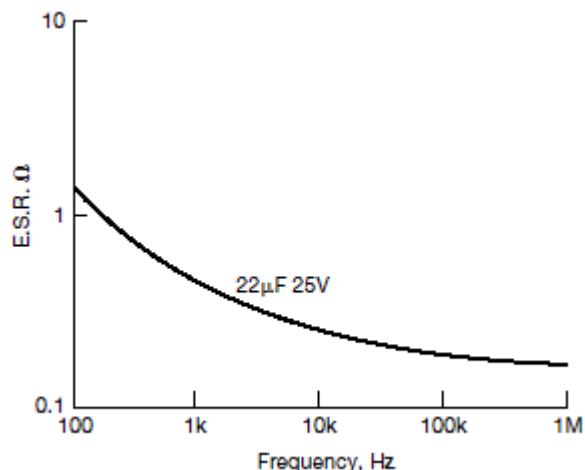


图2-5: ESR vs 频率

在室温情况下, $r_{\text{介}}$ 的值一般为 $500/\text{Hz} \cdot \mu\text{F} \sim 1500/\text{Hz} \cdot \mu\text{F}$; 另外, 从温度上, $r_{\text{介}}$ 的温度特性比较稳定, 一般从室温到 125°C , 其值会有 2% 的增加。 $\text{tg} \delta_{\text{介}}$ 变化量若大于 2%, 则可能反映了形成的氧化膜质量很可能不合格。

在较高频率段时, $r_{\text{介}}$ 的值降到比 $r_{\text{解}}$ 还要小时, 这时主要是 $r_{\text{解}}$ 主要影响 ESR; 由于烧结块是个细长形的圆柱体 (直径相对于长度比较小), 当施加交流电压后, 其电流按径向流动, 其导电模型可视为一有无数微小的在氧化膜微孔内的、由电解质组成的微小电阻和由相应的氧化膜介质组成的无数微小的电容量构成, 即由分布参数的 RC 组成导电网络 (实际 PSPICE 对电解电容的模型也正是基于这样的结构), 如下面图 2-6:

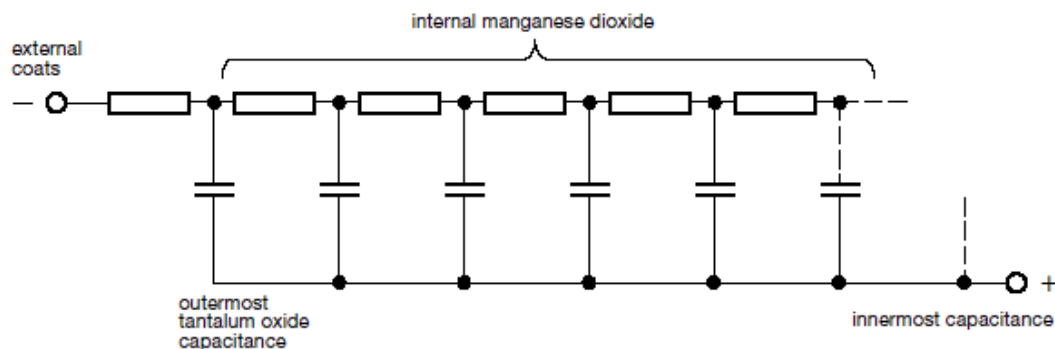


图2-6: 钽电容的模型

$r_{\text{解}}$ 的值就是这些分布参数电阻值的集成代表, 它由有效电阻率 ρ (ohm/cm) 来决定, 而 ρ 决定于多孔性、微孔的大小和形状、装填 MnO_2 的程度以及 MnO_2 电阻率。这与成型和热分解被覆 MnO_2 工艺均有关, 一般成型压力应尽可能小, 使烧结块密度相应小一些为好。

$r_{\text{解}}$ 由于与工艺和材料构造工艺有关, 比较难于定量分析, 不像 $r_{\text{介}}$ 同容量的电容基本一样, $r_{\text{解}}$ 在不同电容规格差别很大。在滤波电路中, 由于正是用于 $r_{\text{解}}$ 所处的这一频率范围, 因此, $r_{\text{解}}$ 对我们应用的 ESR 影响较大。 MnO_2 的电阻率随着温度上升而减小, 温度升到 85°C , ρ 会减小大约一半; 而温度降到 -55°C , 则为原来的 2 倍。由于与 $\text{tg} \delta$ 的变化相反, 所以一定程度上抵消了变化幅度, 总的来说,

钽电容的ESR温度特性比较好。 $r_{解}$ 从低频一直较稳定，但直到10kHz左右，有个转折点，随着频率增大而减小，如下面图2-7右：

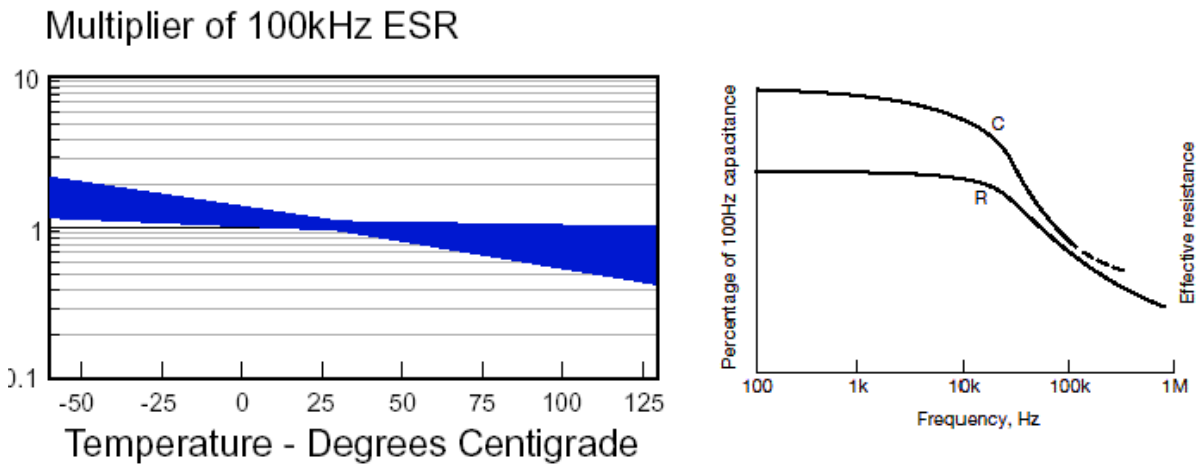


图2-7：ESR vs 温度 及 $r_{解}$ vs 频率

在工艺保证下， $r_{金}$ 一般可不考虑，但到高频后，其值会由于趋肤效应而增大。下面图2-8为一个全频率范围内钽电容ESR的变化图：

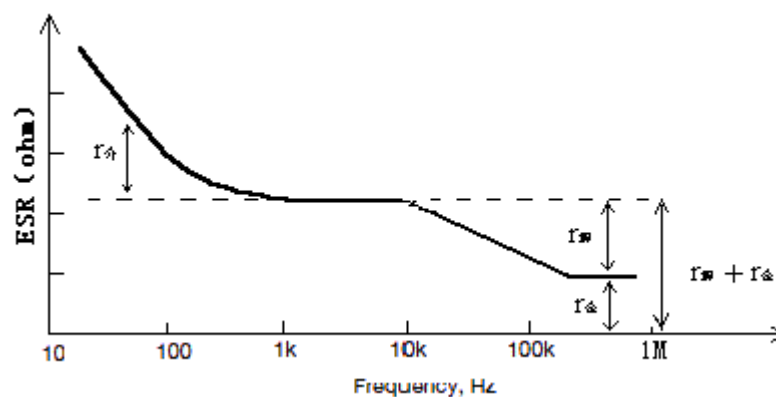


图2-8：ESR vs 频率

贴片固体钽电容的ESR值相应要比铝电容小一些，其范围也是从几十毫欧到10 欧（100kHz）分布，具体的ESR值（100kHz）可以在相应的数据手册上找到（有些需要从85℃变换为常温25℃），另外，通过DF值也可以算得在100Hz下的ESR值是多少。

2.2.3 ESL值

ESL于电容的封装尺寸及引线等有关，因此对于贴片固体钽电容，其ESL很小，一般为1~3nH。同样，ESL值较为稳定，不随频率、温度变化，电容量对ESL的影响也不太大，主要是封装尺寸的影响。下图为贴片固体钽电容各规格尺寸与贴片陶瓷电容的ESL对比：

Case Size	Inductance (pH)
Ceramics	
'0603	850
'0805	1050
'1206	1250
'1210	1020
Tantalum	
R	1600
A	2200
B	2250
C	2800

2.3 可靠应用关注点

钽电容有三种失效模式：电流型、电压型和发热型。

电流型失效常见于固体钽的异常漏电流巨大，一方面表明其氧化膜上的缺陷部分恶化，引起介质的漏导增大，最后导致介质短路，大多数情形下，自愈特性会修复这些疵点，但如处于充分电过于频繁的场所，这种介质瞬时击穿也会弄得不可收拾导致突然失效。因此，电压一定时，串联电阻可以显著减小失效。

电压型失效是指使用中的不当导致工作电压或浪涌电压突然过高，结果引起局部闪火，终致介质击穿；另外是长期经受高的工作电压，而氧化膜不可避免地存在着杂质或其它缺陷；当这些部位的场强较高，电流密度较大，导致局部高温点出现，从而留下了诱发热致晶化的隐患。在金属氧化物界面的某些点上，由于金属里含有杂质，也成了诱发场致晶化成核的因素，当温度升高时，便促进了晶核的形成和生长。因为晶体要达到一定大小后，才会使无定形氧化膜破裂，所以晶体生长的快慢是决定电容器寿命的一个因素，试验表明，使晶体生长到足以引起氧化膜破裂临界尺寸的时间是场强的指数函数。随着施加电压增加（即场强提高）和环境温度的提高（相应的缺陷部位温度更高），电容器的失效率也就增加，在晶体生长阶段，对电容器性能并没有显著影响，只在氧化膜破裂时，绝缘会完全丧失，导致突然失效。

发热型失效一般认为是由于产品的 $\text{tg}\delta$ 太大导致热不平衡，热量累积以致热破坏，但随着高频化，趋肤效应，是另一种热失效模式。

对固体钽电容承受大的冲击电流对产品性能的影响研究中，例如应用在计算机电源里作为去耦元件以及开关电源的输出滤波元件时，所遇到的瞬时高频大电流的冲击，分析其失效原因发现 MnO_2 层及银层部分，已破裂脱开钽块，由于局部热点的低阻和较差的热导接触，发生局部高温，最后造成介质的热击穿，按照传输线理论，电容器钽块可视为一RC组成单元，在高频时（例如脉冲的前沿部分），电流只在钽块表面通过，而未及内部，因此电量集中在表面，电流密度很大。未能均匀分布在钽块全部，所以表面成为电量集中区域，而主要集中在钽块的一小部分面积上，如钽块的上下肩部，一方面该处曲率很大，不利于导热和散热；另一方面，肩部的 MnO_2 层较薄，电阻小，因此冲

击电流失效的击穿是源于发热，成为发热型失效的典型。

这几种失效模式最终都会造成钽电容短路烧毁，失效分析很难判断是那种类型导致。一般说来，钽电容在正常运行时（电压降额足够）是很少发生失效的，只有在上下电、电源波动及频繁充放电场合才有可能失效（即在脉冲电流冲击下），究其原因也是因为，钽电容的内部结构缺陷导致。因此，相对于铝电容关注工作温度因素，钽电容更为关注施加的工作电压大小和速率。

另外，在恒定温度下，选定某一种形成电解液，不管采用何种电流密度升压（影响氧化膜的厚度），所形成的氧化膜的结构基本不变，即 ϵ （氧化膜介电常数）和 α （形成常数nm/V）为一常值，由

$C = k \cdot \frac{\epsilon \cdot A}{d}$ 及氧化膜厚度 $d = U_f \times \alpha$ （形成电压乘以形成常数）可以知道，形成电压与电容量的

乘积 $C \cdot U_f = k \cdot \frac{\epsilon \cdot A}{\alpha}$ (uF.V)，在 ϵ 和 α 以及阳极表面面积A不变时（可以认为封装一样时，其表面面积有一最大值）， $C U_f$ 为一常值，又由于形成电压与额定电压有一比值，因此，同一系列同一封装的不同规格电容，是有一个最大的CV值。表贴Case D的典型业界最大CV组合为 $22\mu F \times 35V = 770\mu F.V$ ，在同规格同样阳极表面积下，超出这个规格就是比较边缘的产品，从实际应用情况来看，边缘规格产品的失效率相对较高，这与其工艺控制要求高有关。从器件厂家给出的标准规格、扩展规格及发展规格是可以做出那些产品属于边缘规格的判断。一般铝电容氧化膜的 $C U_f$ 值为 $6 \sim 8.5\mu F.V/cm^2$ ；钽电容氧化膜的 $C U_f$ 值为 $11 \sim 13\mu F.V/cm^2$ 。

2.4 总结

- 钽电容的ESR相对要比铝电容要小，但其优势为作为表贴元件，安装方便以及ESL较小，这也使得其应用频率较铝电容要宽。从钽电容的ESL和C的分布范围，可以推算谐振频率从0.9MHz（ $L_{max}=3nH$ ； $C_{max}=1mF$ ）到5MHz（ $L_{min}=1nH$ ； $C_{min}=1\mu F$ ），但从阻抗频率特性曲线看，由于ESR也是相对较大，因此也是呈现“U”型，这使得其应用频率范围进一步扩宽（在满足目标阻抗的条件下），最高可以达到10到几十MHz。
- 相对于铝电容关注工作温度因素，钽电容更为关注施加的工作电压大小和变化速率。
- 滤波应用时，温度对钽电容的性能影响可以忽略。

3 瓷片电容

瓷片电容已经成为主流、通用的电容，尤其是SMT片状类型，由于成本低，显得特别有吸引力。随着介质层的变薄以及多层结构，现在瓷片电容已经可以做到额定电压小于10V，容量达到几百uF的大电容。独石电容器是瓷介电容器的一个变种，把印刷好电极的瓷介薄片交替叠合烧结成整体，

然后剪成小块引出电极而制成。它相当于多个小瓷介电容并联，因此体积小，在计算机系统、手持无线电仪器中代替瓷介电容使用很方便。我国以前不能生产瓷介独石电容，近年来通过引进已可以自己生产，由于工艺比瓷介电容稍复杂，因此成本稍高，可靠性稍差。国外有时在体积要求不严格时也使用独石电容，我们可考虑用普通瓷介电容代替之。

3.1 瓷片电容的结构和主要加工环节

如下面图3-1的瓷片电容的结构，内电极导体一般为Ag或AgPd，陶瓷介质一般为BaTiO₃，多层陶瓷结构通过高温烧结而成。器件端头镀层（外电极）一般为烧结Ag/AgPd，然后制备一层Ni阻挡层(以阻挡内部Ag/AgPd材料，防止其和外部Sn发生反应)，再在Ni层上制备Sn或SnPb层用以焊接。近年来，也出现了端头使用Cu的MLCC产品。

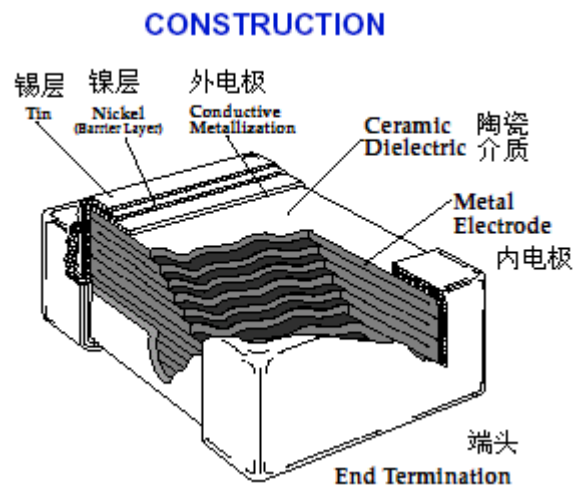


图3-1：陶瓷电容的结构图

下面简单介绍一下陶瓷电容的主要加工环节：

- a) 备料成型：原料经过煅烧、粉碎与混和后，达到一定的颗粒细度，原则上颗粒越细越好。然后根据电容器结构形状，进行陶瓷介质坯件成型；
- b) 烧成：对瓷坯进行高温处理，是其成为具有高机械强度、优良电气性能的瓷体。烧成温度一般在1300℃以上。高温保持时间过短，固相反应不完全彻底，影响整个坯体结构，造成电性能恶化，是所谓“生烧”；高温保持时间过长，使坯体起泡变形以及晶粒变大，同样恶化电性能，造成“过烧”；
- c) 然后是电极制造，引线焊接，涂覆，封装；

3.2 影响滤波效果的模型参数特点认识

瓷片电容的阻抗频率特性呈现V形特性，其ESR非常小，另外它电容量特性与其介质构成有很大关系。同样，按照C、ESR和ESL三项参数来分析：

3.2.1 电容量

瓷片电容根据其采用的介质和温度表现可分为三种类型：第一类（NPO或COG），适用于低容量、稳定性要求高的场合，其电性能最稳定，基本上不随温度、电压与时间的改变而改变；第二类（X7R），其电介质常数较大，相同体积的容量要比第一类要大20~70倍，但温度从-55℃到125℃范围变化时，容量变化一般在±10%，最大可达+15%到-25%，其电性能较为稳定，适用于隔直、耦合、旁路与对容量稳定性要求不太高的鉴频电路；第三类（Z5U），其电介常数较高，常用与生产比容较大的、标称容量较高的大容量电容器产品，但其容量稳定性较X7R差；其容量可以做到第二类的5倍，然而容量、损耗对温度、电压等较为敏感，稳定性很差，当温度从-25℃到85℃变化时，容量变化为+20%到-65%。

第一和第二类瓷片电容在低温时，性能要比铝电解电容要好。而第三类瓷片电容在所有温度下特性都较差。第一类和第二类瓷片电容的低损耗因子DF以及高容量稳定性特别适合AC和低频应用场合。一个很明显的例子，用仪器测试不同介质常数的电容，可以看到在不同AC电压下，其电参数的变化：

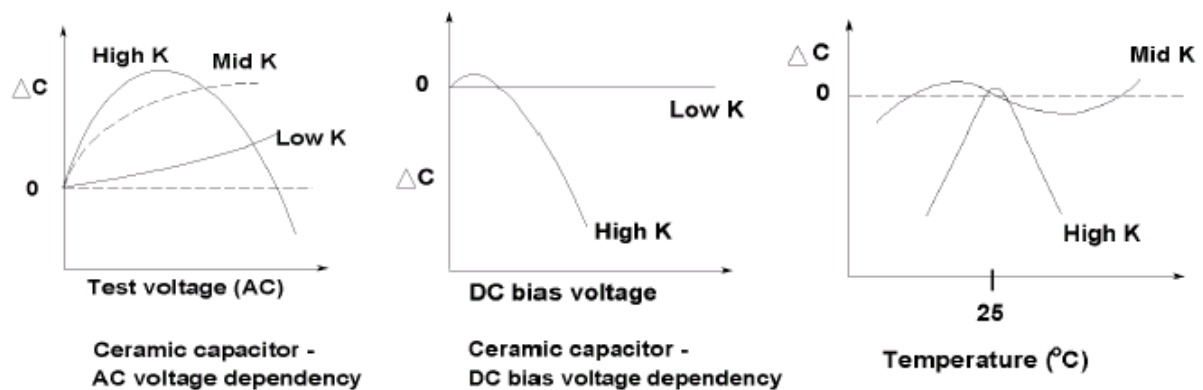


图3-2：陶瓷电容的容量变化效应

3.2.2 ESR值

在片式多层元器件类型中，ESR（Res）主要由介质层电阻、内电极层电阻、各接触面电阻和端电极电阻等四个方面组成；其中各接触面电阻包括端电极与内电极的接触，不同的端电极电镀层间的接触等；Res对频率是较为敏感的，并随频率的增加而增加，因为：

1. 接触电阻—电极间接触形成的间隙式裂缝是容性阻抗($Z=1/(2\pi fC)$),从而导致Res在刚开始时随频率的增加而下降。

2. 趋肤效应—内电极和端电极由于趋肤效应，阻抗随频率的增加而增加，最终将抵消接触电阻所产生ESR下降的影响。

3. 电介质极化—随电介质中的极化定向，大量的能量被储备，从而呈现阻抗随频率增大而增大。

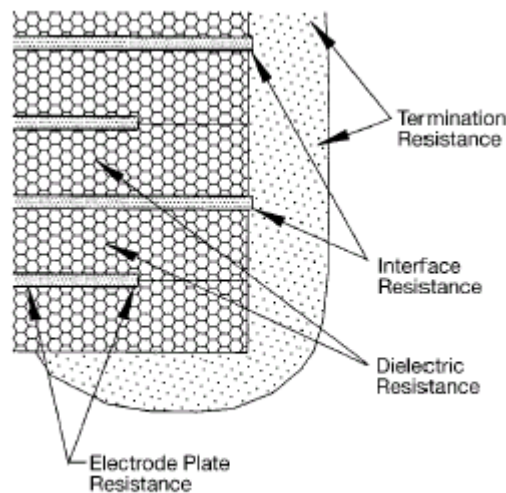


Figure 2. MLC's ESR Make-Up

图3-3：陶瓷电容的ESR组成

a) ESR各组成电阻

i 内电极层自身电阻：

内电极层可以认为是一个给定厚度、长宽参数的金属平面薄板，因此其自身电阻取決与 L/W 的比例，但通过是通過塗抹工藝（丝网叠印）制成，它有着不太规则的厚度及一些空洞区域等缺陷，这些空洞区域在低频时呈现的高阻特性，而当频率增大，在中间夹杂介质的分流作用下（容抗），减小了整个器件的阻抗。但随着频率进一步增加，到较高频时，出现趋肤效应，导致呈现的阻抗增加。

ii 接触电阻：

从微观角度看，任何光滑的表面都是凹凸不平的，因此，两个接点接触时，不可能是整个接触面接触，而是有限点的接触，差异取决于表面光滑程度和接触压力的大小。真正的接触电阻包括：集中电阻——电流通过接触面，由于接触面缩小而导致电流线收缩所显示的电阻，通常称为集中电阻；界面电阻——由于接触表面所形成膜层而构成的膜层电阻或称界面电阻。

同样的，内电极一端与端电极的接触面并不是很完美，这个电极接触端面不规则，则其相应接触电阻也会由于接触点的电流集中及相应热区效应而不同。工艺上应尽量避免该接触面的不规则，不然将会降低长期使用的功率承载能力。事实上，虽然接触表面面一些地方有两金属的合金生成，但大多数仍旧是“物理”的接触，某些中间的膜层为玻璃粉，可以认为这些接点是一个具有阻性和容性的元素，因此在低频时，阻值较大；在高频时，又会呈现较低的阻抗。由于，接触电阻直接受内电极层的 L/W 比例影响，往往把内电极层电阻和接触电阻看成一体。

iii 介质层电阻：

在电场中，介质分子极化过程中要损耗一些能量。它的大小主要受介质常数 K 和环境温度的影响。

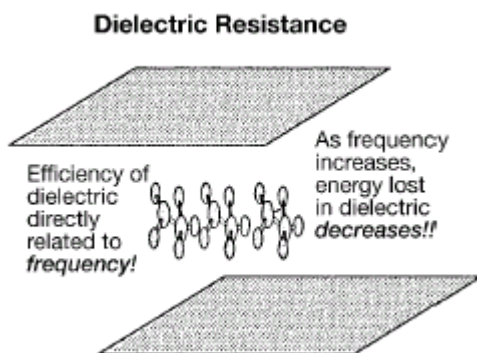


图3-4：陶瓷电容的介质层电阻

iv 端电极自身电阻：

影响很小，一般可以省略不考虑。

b) ESR与各参数间的关系

i 与容量：

在给定介质和厚度情况下，剩下跟随容量变化的可变量为电极平面数目。可以近似认为，电容为许多小电容并联，因此，其ESR随着容量的增加，并联数目增多而减少。

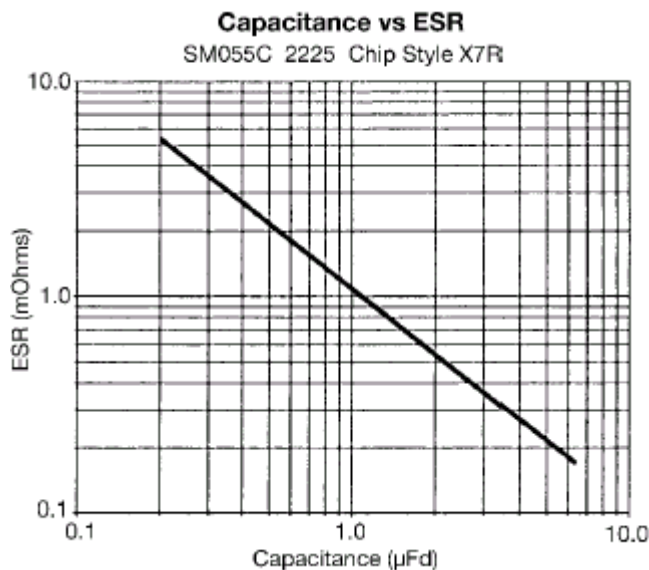


图3-5：陶瓷电容的容量和ESR的关系

ii 与频率：

随着频率增加，介质层电阻减小（频率变化影响介质的参数，提高其绝缘性能和效率），在一定频率（1MHz）后，介质层电阻减小到对整体ESR的影响很小，而可以忽略。另外，接触面所呈现的小电容在高频下，容抗减小，更是减小了ESR，但这些到了一定高频（30MHz）后，随着电极层的趋肤效应出现，ESR开始增大。在器件在或接近自谐振点时，其ESR达到最小值。

iii 与温度：

陶瓷电容的ESR与温度呈线性反比例关系，但比例系数与介质有关，如下面图3-6，X7R为5；

而NPO为1.5。温度主要影响了介质层分子极化的初始势能，从而影响了介质层电阻；另外，电极及端极的膨胀压缩导致接触面压力增加，更是影响了整体的ESR。

iv 与尺寸：

长宽比，越短越宽，则内电极自身电阻越小，而且越宽接触面积越大，则相应接触电阻也会减小。

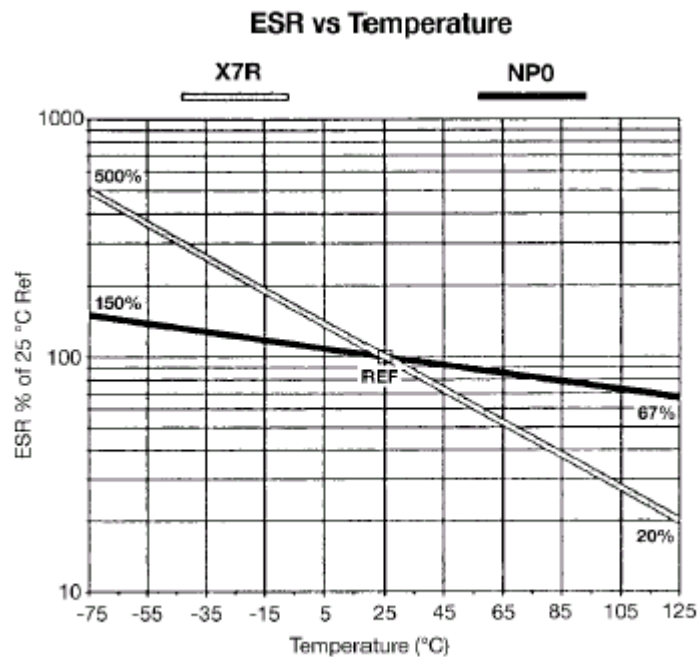


Figure 6. ESR vs. Temperature

图3-6：陶瓷电容ESR vs 温度

3.2.3 ESL值

贴片陶瓷电容的ESL与贴片固体钽电容类似，同为SMD器件，具有比较小的ESL，但由于内部引线结构，瓷片的ESL又要比钽电容小很多，可用近似公式： $ESL = 394.727 \times 1.052^L \times 1.317^{1/W}$ 来进行推算，比如1206封装，则 $L=12$ ， $W=6$ 。ESL虽然与容量有关系，但相对而言，这个变化量很小，基本可以认为不变。

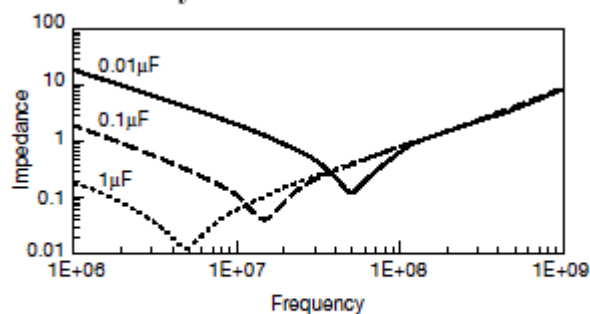


Figure 5. 1206, X7R impedance curves for a variety of capacitance values.

图3-7: X7R电容的阻抗特性

3.3 可靠应用关注点

多层陶瓷电容器由于其介质和结构关系，主要关注机械应力以及在施加温度、电压变化下参数变化问题。它本身的内在可靠性十分优良，可以长时间稳定使用。但如果器件本身存在缺陷或在组装过程中引入缺陷，则会对其可靠性产生严重影响。

3.3.1 失效的原因

多层陶瓷电容的失效原因分为外部因素和内在因素。

a) 内在因素:

1.陶瓷介质内空洞 (Voids)

导致空洞产生的主要因素为陶瓷粉料内的有机或无机污染，烧结过程控制不当等。空洞的产生极易导致漏电，而漏电又导致器件内部局部发热，进一步降低陶瓷介质的绝缘性能从而导致漏电增加。该过程循环发生，不断恶化，严重时导致多层陶瓷电容器开裂、爆炸，甚至燃烧等严重后果。

2.烧结裂纹 (Firing Crack)

烧结裂纹常起源于一端电极，沿垂直方向扩展。主要原因与烧结过程中的冷却速度有关，裂纹和危害与空洞相仿。

3.分层 (Delamination)

多层陶瓷电容器 (MLCC) 的烧结为多层材料堆叠共烧。烧结温度可以高达1000℃以上。层间结合力不强，烧结过程中内部污染物挥发，烧结工艺控制不当都可能导致分层的发生。分层和空洞、裂纹的危害相仿，为重要的多层陶瓷电容器内在缺陷。

b) 外部因素:

1.温度冲击裂纹(Thermal Crack)

主要由于器件在焊接特别是波峰焊时承受温度冲击所致，不当返修也是导致温度冲击裂纹的重要原因。

2.机械应力裂纹(Flex Crack)

多层陶瓷电容器的特点是能够承受较大的压应力，但抵抗弯曲能力比较差。器件组装过程中任何可能产生弯曲变形的操作都可能导致器件开裂。常见应力源有：贴片对中，工艺过程中电路板操作；流转过程中的人、设备、重力等因素；通孔元器件插入；电路测试、单板分割；电路板安装；电路板定位铆接；螺丝安装等。该类裂纹一般起源于器件上下金属化端，沿45°角向器件内部扩展。该类缺陷也是实际发生最多的一种类型缺陷。

3.3.2 多层陶瓷电容器的质量控制

多层陶瓷电容器的特点是在没有内在缺陷并且组装过程也未引入其它缺陷的前提下，可靠性优越。但是如果存在缺陷，则无论是内在的还是外在的都可能对器件可靠性产生严重影响。同时组装后的陶瓷电容器潜在缺陷很难通过无损、在线检测等发现，因而多层陶瓷电容器的质量控制主要必须通过预防性措施解决。常见预防措施包括：

- 1.对供应商进行认真选择、对其产品进行定期抽样检测等。
- 2.对组装工艺中所有可能导致热应力、机械应力的操作进行认真的分析及有效的控制。

考虑到多层陶瓷电容器的特点，对器件进行的检测可以主要包括：

1.结构分析：即采用金相剖面手段抽检样品。可以对器件产生的制造水平，内在缺陷等有一全面了解。

2.扫描超声分析：可以十分有效地探测空洞、分层、水平裂纹等缺陷耐温度试验考察高温及温度冲击可能带来的器件开裂、Ag/Pd层外露等缺陷。弯曲试验：按照相关标准将器件组装在规定的印刷电路板上，进行弯曲试验，以考察器件抗弯曲能力。当然陶瓷电容器还有很多其它检测指标，可根据具体情况增加或减少检查项目，以达到用最低的成本达到最有效的控制。

组装工艺中主要考察及控制项目：

1.回流或波峰焊温度曲线，一般器件工艺商都会提供相关的建议曲线。通过组装良品率的积累和分析，可以得到优化的温度曲线。

2.在组装工艺中印刷线路板操作和流转过程中特别是手工插件、铆钉连接、手工切割等工艺需要特别加以注意。必要时甚至需要对产品设计进行修改，以最大限度地使多层陶瓷电容器避开在工艺过程中可能产生较大机械应力的区域。

3.检查组装过程中的电检测 ICT工艺，必须注意尽量减小测试点机械接触所带来的机械应力。

4.返修工艺中温度曲线的设置。如使用烙铁返修，则焊头接触焊点的位置、时间等都必须加以规范。

多层陶瓷电容器的质量控制为一系统工程，首先必须对实际生产中的失效样品进行分析以确定失效的根本原因，在此基础上逐步提出改进措施并最终达到最优化的控制。

3.4 总结

- 陶瓷电容由于其介质和构造问题，ESR、ESL参数都很小，这使得它在高频滤波场合有广泛应用，一般其应用频率为1MHz到1GHz，高于GHz的滤波是通过PCB板间电容来实现的。
- 陶瓷电容主要受机械应力影响。

附录1：三种电容差异对比表

下面对三种电容的参数差异及应用区别作简要列表比较：

元件种类 参数	铝电解电容	钽电解电容	片状电容（陶瓷电容）
电容量	<p>业界可以做到0.1μF ~ 3F（公司编码的范围为：0.47μF ~ 6.8mF），工作电压从5V ~ 500V。</p> <p>从25℃到高温极限，容量增加不超过5% ~ 10%；对于-40℃极限的电容，在-40℃时，低压电容的容量会下降20%，高压电容则下降有40%之多；在-20℃到-40℃温度区间时，容量下降最快；对于-55℃极限的电容，在-40℃时，下降通常不超过10%；在-55℃时，不超过20%。</p>	<p>限于固体烧结型工艺结构和材料，其CV值（电容与电压乘积）做不大，容量和电压有一定范围，一般从0.1μF ~ 1000μF（公司编码范围为1μF ~ 220μF）；工作电压从2V ~ 50V（公司为6.3V ~ 50V）；</p> <p>容量的值随着频率的增大而减小，由于为固体MnO₂电解质，其容量温度特性较稳定，甚至温度低到-190℃时，容量都只有10%减小量。</p>	<p>第一类（NPO或COG），低容量、稳定性高；电性能最稳定，基本上不随温度、电压与时间的改变而改变；第二类（X7R），电介质常数较大，相同体积的容量要比第一类要大20 ~ 70倍，但温度从-55℃到125℃范围变化时，容量变化一般在\pm10%，最大可达+15%到-25%，第三类（Z5U），其电介常数较高，常用大容量电容器产品，但其容量稳定性较X7R差；其容量可以做到第二类的5倍，然而容量、损耗对温度、电压等较为敏感，稳定性很差，当温度从-25℃到85℃变化时，容量变化为+20%到-65%。</p>
ESR	<p>100kHz/25℃下，ESR值一般在几十mΩ ~ 2.5 Ω，Low ESR型号的一般几十mΩ。</p> <p>ESR值随着温度的变化而变化，一般从25℃到高温极限，ESR会下降大约35% ~ 50%；而从25℃到低温极限，ESR会增大10到100倍。</p>	<p>ESR的温度特性比较稳定。厂家给出100KHz的ESR最大值，可以作为设计的参考，但是实际值一般比最大值小很多。</p>	<p>ESR为几个mΩ到几百mΩ之间，容量越小ESR越大。ESR随温度变化呈线性，X7R介质，125℃下ESR为室温的20%，-55℃下则为室温的3倍多。NPO则较稳定，变化系数约为X7R的1/3。</p>
ESL	<p>铝电解电容的寄生串联电感值ESL，其值较为稳定，并不随频率和温度变化，对于通用铝电解电容，ESL不会超过100nH，如SMT封装，其值在2nH ~ 8nH范围内；径向插装：10nH ~ 30nH；螺旋式（screw-terminal）：20nH ~ 50nH；而轴向插装的结构，其值则可以达到200nH。</p>	<p>A和B规格的ESL在良好布线情况下一般为2nH左右。</p>	<p>ESL随封装变化，一般0603和0805封装的ESL在良好布线情况下为1nH左右，1206和1210则为1.2nH左右。</p>
板上工作频率范围	<p>主要为低频滤波，不超过几百KHz，但是对1 MHz以内仍有一些作用。</p>	<p>中低频滤波，不超过数MHz，主要为几百KHz到数MHz之间。</p>	<p>高频滤波，种类较多，从数MHz直到数百MHz、1GHz上都可以。</p>
可靠性薄弱点及其避免	<p>铝电解电容的可靠应用主要是关注温度，因为铝电容的电解质为液态，芯子发热将导致电解液挥发，长期下去最终干涸失效，当电容应用在脉冲交流电路中时，纹波电流流经ESR产生的损耗发热将严重影响了器</p>	<p>钽电解电容的可靠应用主要关注电压降额和电压变化速度，无法得到足够电压降额，同时上下电较快的地方建议用其他电容替代。同时边缘规格的钽电容工艺不够成熟，慎用，特别是高可靠</p>	<p>易受温度冲击导致裂纹，主要由于在焊接特别是波峰焊时承受温度冲击所致，不当返修也是温度冲击裂纹的重要原因。</p> <p>多层陶瓷电容器的特点是能够承受较大的压应力，但抵抗弯曲能力比较差，任何可能产生弯曲变形的操作都可能导致器件开裂。</p>

	件的使用寿命。	要求场合上不宜使用。	
使用建议	在大于 75℃ 的高温场合，应尽量少用小尺寸的铝电解电容。尽量选用容量较大的规格，发挥铝电解电容的优势。适宜用于工频的整流平滑滤波、开关电源输入滤波和低频开关电源的输出滤波等，不推荐用于高频开关电源的输出滤波。	15V以上直流电压的滤波不建议使用钽电容，特别是在上电较快的电源输入口处。低压但上电较快场合，建议加缓启动。高温会增加钽电容失效的概率，因此高温应用中需要增加电压降额。	单板布线时不要把陶瓷电容布放在应力区，例如单板的边缘、紧固件附近等等，最大限度地使多层陶瓷电容器避开在工艺过程中可能产生较大机械应力的区域。除了NPO电容比较稳定外，X7R电容和Z5U电容（或Y5V）容量具有随温度和偏压变化的特性。

附录2：钽电容与铝电容的差异讨论

氧化膜是电解电容器的心脏部分，它的质量关系到产品性能的优劣，它采用电化学方式生成使得电解电容在结构和性能上具有不同于一般电容的独特之处，其中，电解电容的优点：容量大/体积小，正是由于氧化膜的特性（介质常数大、面积大且厚度小）才具有的。而同时，电解电容的各项缺陷也是由于氧化膜的局限性所造成。关于它的生长机理及特性的理论解释尚未完善，其有三个基本特性：整流效应、自愈作用和工作电压极限。下面就钽电容和铝电容的氧化膜及相关特性差异进行比较：

1) 阳极氧化膜的结构与形成液的关系

- 不溶解氧化膜的形成液：形成结构致密的膜层，高工作电压特性好；
- 能溶解但也能生成氧化膜的形成液：多孔结构的氧化膜。

在形成液中形成的氧化膜，不论是铝或钽金属，如未经过特殊处理，所得氧化膜均属于无定形结构。由于无定形铝氧化膜容易和水起反应，需要形成晶型的才不易，所以铝氧化膜一般要形成晶型；而钽氧化膜则要保持无定性结构，因为出现局部晶化将导致介质性能恶化。

钽金属极易形成氧化膜，其与氧化膜的化学稳定性均很高，低压形成时效率高（电流密度高）；水合膜对于高压或中压（160V以上）的铝电解电容有好处，能提高性能，但对低压而言，则不利，它可自然形成，由于不可能得到薄于10nm的水合膜层，它的一部份组成工作介质可使电压下降2V左右（1~1.4nm/V），因此，要想制造极低工作电压（3V）的大容量铝电容器而又不把氧化膜搞厚是有困难的。

总结：氧化膜特性不同导致大容量铝电容难以做成极低电压规格。

2) 关于钽氧化膜的晶化及避免晶化的原因

- 无法获得一完整的结晶氧化膜；
- 结晶氧化膜性能不优越，在相同形成电压下，厚度为无定形一倍；
- 局部晶化的存在使电性能恶化严重，漏电流急剧上升，电压升不上。

场致晶化的影响：使无定形膜剥离，性能劣化，漏电流剧增、损耗角正切增大；氧化膜增厚，电容量下降。

3) 闪火与晶化的关系及燃烧机理

氧化膜在形成过程中会出现局部闪火的现象（膜的局部击穿），这与氧化膜上的针孔或裂缝有关，针孔或裂缝里所填充的气体或形成电解液在外加电场达到气（液）体的热击穿条件发生闪火（释氧造成），闪火使膜发生局部击穿，虽可通过继续阳极化获得修补（铝氧化膜），但对钽氧化膜，闪火后容易在该处形成核中心，促使晶化发展，所以闪火为场致晶化原因之一，闪火与晶化是互相促进的联系关系，形成过程中要控制发生闪火现象。

随着闪火/晶化的继续发生，释氧及晶化膜生长等需要电子/离子，从而漏电流急剧上升，无定形膜完整性被破坏，电子在结晶区的隙缝可以通过（正常工作时可以遇到），离子在晶化型氧化物中比较容易通过，在相同形成电压下，其厚度为无定形膜的一倍；使得容量下降（区域扩大）。

晶化并不局限于阳极化过程中，甚至在正常工作电压条件下，特别是高温加高压时，也有出现的可能性。而且伴随着释氧过多，很容易导致钽电容燃烧“**Ignition**”失效。示意图见图4-1。

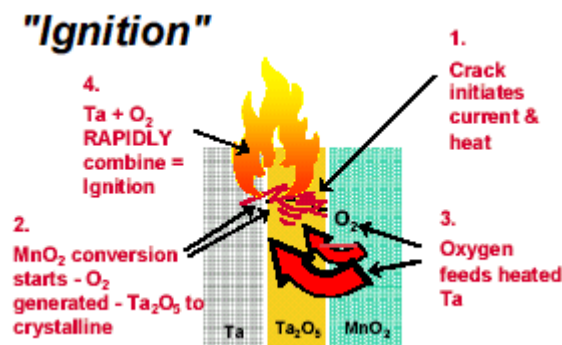


图 钽电容燃烧示意图

燃烧的机理：由于 Ta_2O_5 不可能完全纯净，存在PPB级的金属杂质，在存在金属杂质(小孔/裂缝)的地方,容易产生连续的电流,在满足大电流及长时间的情况下， MnO_2 及 Ta_2O_5 开始加热,470℃时 MnO_2 开始分解成 Mn_2O_3 ,释放出 O_2 , Mn_2O_3 会形成保护层,此时叫自愈现象（见下面描述）,但如果电流太大介质开始受热,温度升到520℃, Ta_2O_5 变成晶型结构,同时释放热量,扩散阻止了 Mn_2O_3 的保护作用,使电流不能减少,导致会形成更多的 Mn_2O_3 及 O_2 ,缺陷点附近的Ta受热后吸收 O_2 ,这是一个释放能量的反应因而会燃烧。

总结：钽电容在阳极化中需要注意避免闪火的出现，尽量避免使用于高压等严酷条件。

4) 阳极氧化膜的三特性：整流效应、自愈作用和形成电压

a) 整流效应：

按照第二电极（或称阴极，对面电极）来划分有三种类型：液体电解质（形成过程或是已制成的，阴极均为液体—比如铝电容器；固体电解质，属于半导体类型，比如钽电容器；金属薄膜，依

靠真空蒸发或阴极溅射工艺沉积到氧化膜表面，干式氧化膜电容器。

阳极氧化膜的单向导电性（整流效应），又叫做电导不对称性，反映为阳极氧化膜对电源电压方向有选择性，与半导体的整流效应比较，缺少实际应用上的意义，在讨论其作用时，不当当作整流器件来考虑。

对于整流的机理，到目前仍未有一致的观点：有两个公论较为典型：

i 阳极氧化膜的p-i-n结或p-n结理论

p-i-n结理论：认为整个阴极氧化膜为一个p-i-n结，该理论忽略三种不同对面电极的作用，与实际不够符合，因为对面电极为金属薄膜时，整流效应很不明显。由此，有人认为p-n结只存在于氧化膜与电解质的界面，整个阳极氧化膜应视为n型半导体。

ii 阳极氧化膜存在疵点理论

由于疵点的存在，正向时，电解质所提供的氧将起阻流作用。但当反向时，没有氧而会积累氢离子，氢离子获得电子析出，而伴随有电子流动。干式氧化膜时，反向时，疵点部位的电阻最低、电流最大（探针作为电极）。因此认为整流效应只发生在疵点部位。

b) 阳极氧化膜的自愈作用：

因第二电极而异：能否提供氧离子（电解液）进行修补或提供绝缘物隔离，各自机理不一样：对于液体电解质而言，能在外施加电压下，供应氧离子，使破坏的氧化膜得以迅速生长增厚，可将弱点补齐修复，即使有杂质或其他缺陷不能修复，由于释氧，有如塞头隔绝电解液与阳极的直接接触，给膜提供时间自动修复；但若工作电解液干涸，无法提供氧离子，则一遇到击穿就失效。此外，若氧化膜破坏得厉害，漏电流很大，热不平衡，局部修补无济于事。

固体电解质，严格来说不具有修补氧化膜的能力；当具有疵点导致介质击穿时，该处短路得局部发热效应引起与之接触的 MnO_2 分解成的含氧量的 Mn_2O_3 （也有的说 MnO ），但疵点温度需达到450℃才能产生如上化学分解， Mn_2O_3 为导电能力很差的氧化物，从而产生电隔离（所以也不会出现如一般电解电容器那样在接通时起始冲击电流很大的现象）但如若发生场致晶化现象，则不会发生电隔离。另外，也有人认为Ta离子从钽阳极于 MnO_2 的O离子结合生成新的局部氧化膜得到修补。

c) 形成电压—为什么说钽电容的工作电压要比铝电容小：

工作电压与形成电压有关系，而形成电压与钽、铝金属本身性质、结构等又有关系，且工作电压与形成电压有一比例关系，钽电解为1.2~1.8；固体钽为3~5。

固体电解质电容的上限工作电压低，还因为后续工艺进行高温热分解时，由于对氧化膜有破坏作用，使所生成的 MnO_2 与膜的机械结合能力，以及膜与 MnO_2 界面所形成的阻挡层强度显然小于膜与电解液之间所形成的阻挡层强度。另外， MnO_2 本身缺乏液体电解质所具有的强烈修补氧化膜的能力等。

5) 铝电容与钽电容的可靠因素考虑

电压值对寿命的影响，对固体钽电容更显著，因为铝氧化膜如出现损伤和被覆腐蚀后，还可以在主动进行修补，而固体钽却没有这种积极主动的修补能力，一般是以降低工作电压来消极的保护氧化膜。从电压应力影响电容器寿命的角度来看，工作电压以不超过额定电压的80%为好。然而对铝电解电容器来说，修补氧化膜也只能在最高的工作电压下进行，局部缺陷处难以修复到原始形成电压值下的氧化膜厚度，所以过分降低工作电压，对铝电解电容器并不是最适合的措施。相比较，铝电解电容以降低工作温度为关键；而钽电容则以降低工作电压为主要。

总结：正常使用中铝电容需要注意温度降额，钽电容需要注意电压降额。

附录3：参考资料清单

- [1] 《电解电容》—修订本 陈国光、曹婉真 编著 西安交通大学出版社，1993年
- [2] Aluminum Electrolytic Capacitors-APPLICATION GUIDE, CORNELL DUBILIER
- [3] 阻抗测量基础V2.0, The Impedance Measurement Handbook, A Guide to Measurement Technology and Techniques, Agilent Technologies Co. Ltd
- [4] "Low ESR Capacitor Measurements", QuadTech Application Note , QuadTech, Inc.
- [5] "ESR and ESL of Ceramic Capacitor Applied to Decoupling Applications," Tanmoy Roy, Larry Smith, John Prymak, Electrical Performance of Electrical Packages Conference, Oct 1998.
- [6] "Improved Spice Models of Aluminum Electrolytic Capacitors for Inverter Applications", Sam G. Parler, Jr., Cornell Dubilier, Presented at IEEE Industry Applications Society Conference, Oct 17, 2002
- [7] "Improvements with Polymer Cathodes in Aluminum and Tantalum Capacitors", John D. Prymak, KEMET Electronics Corporation, APEC2001
- [8] "ANALYSIS OF FUSING TECHNOLOGY FOR TANTALUM CAPACITORS", by Ian Salisbury, AVX-Kyocera Group Company
- [9] "EQUIVALENT SERIES RESISTANCE OF TANTALUM CAPACITORS", by R.W. Franklin, AVX Limited
- [10] "FAILURE MODES OF TANTALUM CAPACITORS MADE BY DIFFERENT TECHNOLOGIES", P. Vasina, T. Zednicek , J. Sikula, J. Pavelka ,AVX Czech Republic s.r.o.
- [11] "IMPROVED ESR ON MnO₂ TANTALUM CAPACITORS AT WIDE VOLTAGE RANGE", AVX LTD
- [12] "Low ESR Capacitors: Fact or Fiction?", by Mark Gebbia, Illinois Capacitor, Inc.
- [13] "Ceramic Input Capacitors Can Cause Overvoltage Transients ", Goran Perica, Linear Inc, AN88-4
- [14] 《SURGE IN SOLID TANTALUM CAPACITORS》, John Gill, AVX LTD

- [15] 《电容器基础及选用指南》，周平平，测试中心
- [16] 《电子元器件使用可靠性指南》，邓永孝、田锡进
- [17] 《MLCC的质量控制与失效分析》，上海新代车辆技术有限公司电子封装部 丁祥金，高霞，盛玫，谢晓明
- [18] “COMPARISON OF MULTILAYER CERAMIC AND TANTALUM CAPACITORS”, by Jeffrey Cain, Ph.D., AVX Corporation
- [19] “SOFTWARE FOR CALCULATING POWER CAPABILITY FOR MLC CERAMIC CAPACITORS”, by John D. Prymak, Olean Advanced Products Division, AVX Corporation
- [20] “VERY HIGH FREQUENCY SWITCH MODE POWER SUPPLY OUTPUT FILTER CAPACITOR CONSIDERATIONS AND MOUNTING LIMITATIONS “, by John Maxwell, AVX Corporation
- [21] “THE EFFECTS OF ESR AND ESL IN DIGITAL DECOUPLING APPLICATIONS”, by Jeffrey Cain, Ph.D., AVX Corporation
- [22] “PE SERIES CAPACITORS DECOUPLING AND/OR FILTERING”, by John D. Prymak, AVX Corporation
- [23] “Introduction to Choosing MLC Capacitors For Bypass/Decoupling Applications”, Yun Chase, AVX Corporation
- [24] 《电源产品滤波器设计技术与器件》，刘均
- [25] 《钽电容器工程规格书》，黄彬原
- [26] 《贴片铝电容替代钽电容可行性分析报告》，唐小军
- [27] 《陶瓷电容的等效串联电阻损耗》，Richard Fiore 高级射频应用工程师，美国技术陶瓷公司，发表于微波产品文摘1999年9月号
- [28] 《射频陶瓷片状电容在射频大功率设备中的应用》，RICHARD FIORE，美国技术陶瓷公司 ATC
- [29] 《电子元器件的可靠性》，李能贵
- [30] 《电子元器件简明手册》，康浩，高崧
- [31] 《铝电解电容阻抗频率特性测试报告》，邓勇威
- [32] Clean Power, Dr. Howard Johnson , Originally published in EDN Magazine, August 2000